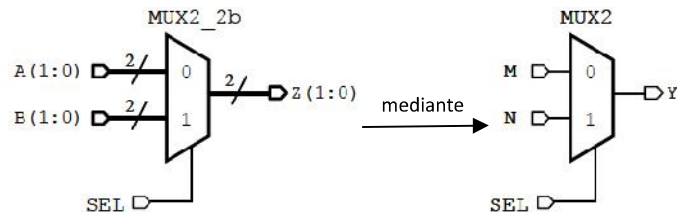


SISTEMAS DIGITALES

EJERCICIOS DE ENTRENAMIENTO – COMBINACIONALES – (17-18)

Mayo 2012

Realizar un multiplexor de 2 entradas de datos de dos bits de ancho, en función de multiplexores de 2 entradas de datos de un bit de ancho.



Se quiere realizar un circuito que reciba un número BCD-XS3 (4 bits) y devuelva '1' si el número recibido es primo, y devuelva '0' si no lo es. Se considerará el número 1 como número primo. El 0 no es un número primo. En ningún caso el circuito recibirá números que no estén codificados en BCD-XS3.

Se pide:

- Realizar la tabla de verdad de la señal de salida.
- Obtener la expresión reducida en suma de productos, y producto de sumas.
- Dibujar el esquema en puertas de estas expresiones.

Decimal	BCD	Excess-3
	8 4 2 1	U _{CD} +U ₀₁₁
0	0 0 0 0	0 0 1 1
1	0 0 0 1	0 1 0 0
2	0 0 1 0	0 1 0 1
3	0 0 1 1	0 1 1 0
4	0 1 0 0	0 1 1 1
5	0 1 0 1	1 0 0 0
6	0 1 1 0	1 0 0 1
7	0 1 1 1	1 0 1 0
8	1 0 0 0	1 0 1 1
9	1 0 0 1	1 1 0 0

Para un nº binario positivo del 0 al 3 (2 bits), diseñe el circuito combinacional que devuelve su negativo en complemento a 2 (salida de tres bits), mediante puertas NAND o mediante multiplexores de dos canales y un selector.

Mayo 2013

. Diseñar un circuito combinacional que reciba como entrada un número de cuatro bits en binario puro $B = b_3b_2b_1b_0$, y que devuelva dos salidas Y y Z:

$Y=1$ cuando B es múltiplo de 3 (o sea, el nº en sistema decimal equivalente al binario de entrada es múltiplo de 3), $Y=0$ en caso contrario. (Se supone que el "0" es múltiplo de cualquier número)

$Z=1$ cuando en el binario de entrada B, hay más de dos "1" consecutivos, $Z=0$ en caso contrario.

a- (0.5 puntos) Escribir la tabla de verdad del circuito y dar las salidas Y y Z en función de minterms. (0.5 puntos) Simplificar, si se puede, cada función mediante Karnaugh y dar las expresiones lógicas resultantes.

b- (1 puntos) Para cada función, formularla mediante puertas NAND de cuatro entradas e inversores. NO hay que dibujar el circuito, sino especificar la función lógica que implementa el circuito sólo con puertas NAND.

c- (1 punto) Implementar la función Y obtenida en el apartado a, mediante sólo un decodificador, inversores (si se necesitan) y puertas OR de dos entradas. Indicar (en este orden), el decodificador necesario y porqué, puertas adicionales necesarias y por qué, dibujar el circuito resultante.

d- (1 punto) Implementar la función Z obtenida en el apartado a, mediante sólo un multiplexor e inversores (si se necesitan). Indicar (en este orden), el multiplexor necesario y porqué, comparar las tablas de verdad de Z y el multiplexor para dibujar el circuito resultante.

Dos números decimales (del 0 al 3) A y B son introducidos mediante sendos selectores. Se desea ver en un 7-segmentos el resultado de la resta que resulte positivo, según sea $A > B$ ó $A < B$, respectivamente. Describir el comportamiento del sistema con los elementos necesarios para implementarlo como bloques funcionales, y dibujar el circuito combinacional que corresponda a las especificaciones dadas mediante un esquema de bloques, especificando número de datos en los buses. Disponemos de todos los bloques combinacionales que necesitemos

Junio 2013

Diseñar un sistema combinacional que convierta las entradas en binario natural de tres bits a código Gray (dado en la figura anexa). Para realizar el diseño, seguir los siguientes pasos:

- (1 punto) Dar la primera forma canónica de cada salida $z_i(x_2, x_1, x_0) = \sum$ (términos que dan un uno a la salida).
- (1 punto) Simplificar las funciones de salida con mapas de Karnaugh y dar funciones de conmutación.
- (1,5 puntos) Realizar la implementación de los circuitos que realizan las funciones obtenidas en el apartado a, utilizando un decodificador 3:8 con entradas y salidas activas a nivel alto y las puertas lógicas necesarias.

Número Decimal	Código Binario	Código Gray
0	000	000
1	001	001
2	010	011
3	011	010
4	100	110
5	101	111
6	110	101
7	111	100

Un sistema electrónico de alarma está constituido por cuatro detectores a, b, c y d (activos a nivel alto). La alarma (S) debe dispararse cuando se activen tres o cuatro detectores. No se considera materialmente posible que se activen solo 2 detectores. Y la alarma nunca debe dispararse si se activa un solo detector o ninguno, excepto en el caso especial $a = 0, b = 0, c = 0$ y $d = 1$, en que sí debe dispararse. Diseñe un circuito de control para esta alarma con el menor número posible de puertas lógicas dando su expresión lógica y dibujarlo.

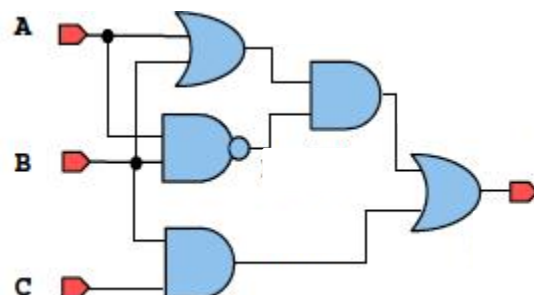
(1.5 puntos) Demostrar la siguiente igualdad:

$$x_3(\overline{x_1 x_2}) + \overline{x_3(x_1 x_2)(x_3 x_2)} + x_1 x_2 = x_3(\overline{x_2} + \overline{x_1}) + x_1 x_2$$

Junio 2014

Del circuito siguiente obtener:

- La ecuación de la salida en suma de productos
- La tabla de verdad del circuito.
- Hacer el mapa de Karnaugh y obtener a partir del mapa de Karnaugh la ecuación simplificada en suma de productos.



d) Dibujar el esquema en puertas de las ecuaciones en suma de productos y producto de sumas simplificadas.

Mayo 2015

Un motor eléctrico puede girar en ambos sentidos, y esto queda indicado por sendos actuadores: “D” para el giro en sentido reloj, e “I” para el giro anti-reloj. Estos sensores se activan con interruptores: “d” (derecha), “i” (izquierda) y un interruptor de selección “L” de acuerdo con las siguientes condiciones: Si sólo se pulsa uno de los interruptores de giro, el motor gira en el sentido correspondiente. Si se pulsan los dos botones de giro simultáneamente, el sentido de giro lo decide el estado de “L”, de forma que si “L” está activado el motor gira en sentido reloj y, si “L” no está activado, el motor gira en contra del reloj. Calcular:

- a) La tabla de verdad.
- b) Funciones lógicas de D e I y simplificarlas.
- c) Su circuito mediante funciones lógicas.
- d) Implementar D e I exclusivamente con puertas NAND de 2 entradas.
- e) Implementar D e I con los multiplexores adecuados, de forma óptima.

Junio 2015

Diseñar a) (1 punto) un circuito que compare dos palabras de un bit cada una: A0 y B0. Llamaremos G a la función $A > B$, E a la función $A = B$ y L a la función $A < B$. Escribir la tabla de verdad del circuito. Obtener las expresiones lógicas de L, E y G, dibujar el circuito y b) (1 punto) Considerando este comparador como un bloque funcional, utilizarlo para construir un circuito combinacional que compare dos palabras o datos de tres bits (A2A1A0 y B2B1B0), que entran en paralelo al circuito. Dar las expresiones de L, G y E en función de las obtenidas para el caso de un bit, y dibujar el circuito.

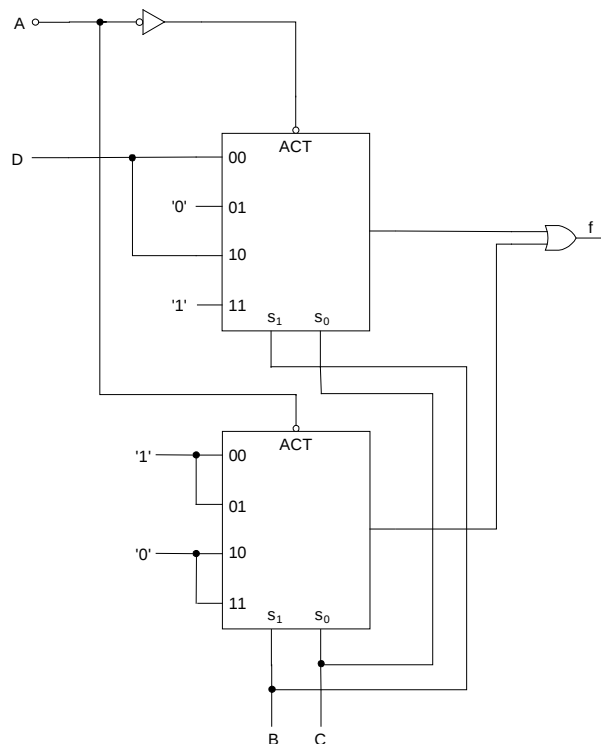
Sea la función lógica dada por: $F(x, y, z) = \sum_3 (0,1,4,6,7)$. Se pide: a) (1 punto) Simplificar por

Karnaugh, dar la función de conmutación y dibujar el esquema lógico; b) (1 punto) Implementar utilizando sólo puertas NAND de dos entradas, no hay que dibujarlo, sino dar la función de conmutación correspondiente; c) (1 punto) Implementar esta función utilizando multiplexores de dos canales y 1 selector. Dibujar el esquema correspondiente.

Marzo 2016

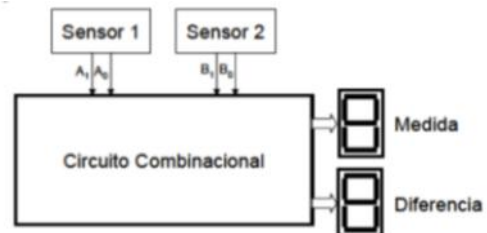
a) Convertir el número hexadecimal $13,4_{16}$ a decimal y a binario. b) Expresar los números decimales 88_{10} y 312_{10} en BCD. c) Teniendo en cuenta que los operandos están en Ca2 de 4bits, indicar el resultado de las siguientes operaciones, y si el resultado se sale de rango para i) $0011+1100$ y ii) $0011-0101$.

Dado el siguiente circuito realizado con multiplexores 4 a 1, se pide: a) Indicar la función lógica realizada por el circuito, b) Construir la tabla de verdad de la función, c) Simplificar la función por el método de Karnaugh y d) manipular dicha expresión algebraicamente para implementar el circuito empleando únicamente puertas NAND de cuatro entradas. Dibujar el esquema del circuito con puertas NAND.



Para la monitorización de temperatura en un proceso industrial se dispone de dos sensores idénticos que miden la misma pieza. Lo ideal sería que la medida fuera la misma, pero puede diferir. La salida de este sistema son dos visualizadores 7 segmentos, uno indica la menor temperatura medida y otro indica la diferencia entre las dos (siempre la mayor menos la menor).

Las dos medidas de temperatura se entregan a un sistema digital codificadas cada una con 2 bits (A1A0 para el sensor 1 y B1B0 para el sensor 2). Diseñar mediante bloques combinacionales estándares (multiplexores, decodificadores, sumadores, comparadores...) el esquema del circuito combinacional más sencillo posible. El sistema propuesto debe responder a especificaciones, sin ninguna duda. Para ello seguir un orden: describir el comportamiento del sistema, detallando el funcionamiento de cada etapa, su función y los elementos necesarios para ello.



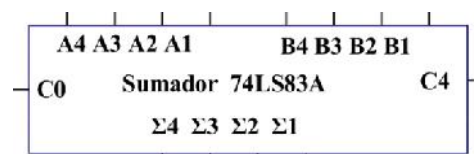
Nota: la etapa de selección de datos debe estar resuelta sin ninguna ambigüedad.

Mayo 2016

Diseñar un circuito que compare dos palabras de un bit cada una: A0 y B0. Llamaremos G a la función $A > B$, E a la función $A = B$ y L a la función $A < B$. Escribir la tabla de verdad del circuito. Obtener las expresiones lógicas de L, E y G, y dibujar el circuito (0.5 puntos). b) Considerando este comparador como un bloque funcional, utilizarlo para construir un circuito combinacional que compare dos palabras o datos de tres bits (A2A1A0 y B2B1B0), que entran en paralelo al circuito. Dar las expresiones de L, G y E en función de las obtenidas para el caso de un bit, y dibujar el circuito (1 punto).

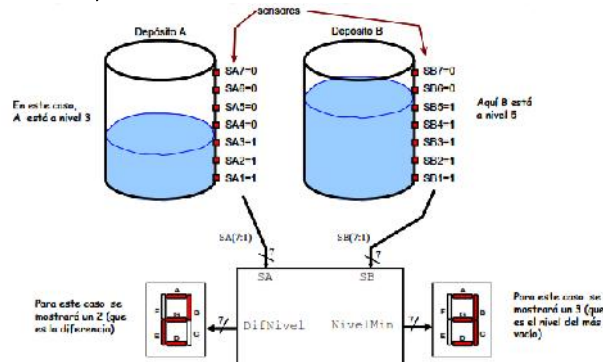
Mayo 2017

Se pretende diseñar un circuito que obtenga el valor absoluto de la resta de dos números binarios de 4 bits utilizando únicamente el circuito integrado 74LS83A (sumador paralelo de 4 bits) de la figura y puertas lógicas básicas (NOT, AND,



OR, NAND, NOR, XOR, XNOR). a) (1.5 puntos) Razonar el método de sustracción elegido b) (1 punto) Implementación del circuito.

Se tienen dos depósitos de agua de los que se quiere conocer en cada momento el nivel de agua del que esté más vacío, y la diferencia de nivel respecto al mayor (en valor absoluto). Para conocer el nivel, cada depósito tiene 7 sensores distribuidos a lo alto del depósito. Cada sensor dará un '1' lógico si está cubierto de agua, y un '0' lógico si está al aire. La salida se dará mediante dos displays de 7 segmentos, uno para indicar el nivel del más vacío, y otro para indicar la diferencia. Como se tienen 7 sensores para conocer el nivel, el rango de valores va desde 0 a 7. Se supone que ningún sensor va a fallar, por lo tanto, si un sensor indica un '1' lógico, todos los sensores que estén debajo de él darán un '1' lógico (pues el agua los cubrirá también).



Se pide realizar el diagrama de bloques del circuito:

Para el diseño se podrá emplear cualquiera de los siguientes bloques sin necesidad de describirlos en puertas (no todos son necesarios): multiplexores, sumadores, codificadores, decodificadores, demultiplexores, comparadores y decodificadores de 7 segmentos. Todos ellos de uno o varios bits. Además se podrá emplear cualquier tipo de puertas lógicas. Cualquier otro bloque deberá ser descrito en función de los bloques citados o en puertas.

Es muy importante indicar todos los nombres de cada señal y su índice (o peso lógico). Se valorará la reducción de componentes del circuito y la sencillez.

Junio 2017

Sean A y B dos números decimales de cuatro bits. Se desea ver en un 7-segmentos sólo el mayor de ellos. Si ambos fuesen iguales no se visualizaría nada. Diseñar el circuito lógico correspondiente, mediante bloques combinacionales estándar, como el diseñado en el apartado b. Explicar de forma ordenada y razonada el funcionamiento (se dispone de los bloques estándar que se puedan necesitar, e inversores).

El circuito de la figura implementa una puerta lógica en tecnología CMOS. Analizar la salida Z en función de las entradas, A y B, y el estado de conducción (ON/OFF) de los transistores (Q1, Q2, Q3 y Q4) para explicar razonadamente que función realiza. Dibuja la puerta lógica equivalente.

